

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-237599

(43)Date of publication of application : 31.08.2001

(51)Int.Cl. H05K 13/04  
H05K 13/08

(21)Application number : 2000-046923

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 24.02.2000

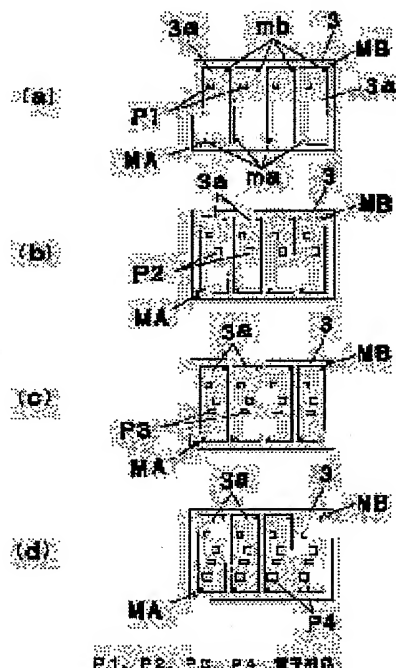
(72)Inventor : NAKAHARA KAZUHIKO  
SUMI HIDEKI  
NODA TAKAHIRO

## (54) ELECTRONIC PART MOUNTING METHOD

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide an electronic part mounting method which shortens a time required for recognizing a substrate position, for improved mounting efficiency.

**SOLUTION:** Electronic parts are sequentially mounted on a plurality of substrate blocks 3a formed on a substrate 3 at a plurality of mounting stages. Here, at the first mounting stage, all recognition marks including entire recognition marks MA and MB formed on the substrate 3 as well as individual recognition marks MA and MB of individual substrate blocks 3a are recognized, to acquire relative position data of each recognition mark in the substrate 3. At and after second mounting stage, only the entire recognition marks MA and MB are recognized for detecting entire position of the substrate 3, and based on the entire position and the relative position data, misalignment of the substrate block 3a at each mounting stage is detected. Thus, duplicate recognition of the same recognition mark is excluded for shorter position recognition time.



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-237599

(P2001-237599A)

(43)公開日 平成13年8月31日(2001.8.31)

(51)Int.Cl.<sup>7</sup>

H 0 5 K 13/04  
13/08

識別記号

F I

H 0 5 K 13/04  
13/08

データベース\*(参考)

M 5 E 3 1 3  
Q

審査請求 未請求 請求項の数 2 O L (全 8 頁)

(21)出願番号 特願2000-46923(P2000-46923)

(22)出願日 平成12年2月24日(2000.2.24)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 中原 和彦

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72)発明者 角 英樹

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(74)代理人 100097445

弁理士 岩橋 文雄 (外2名)

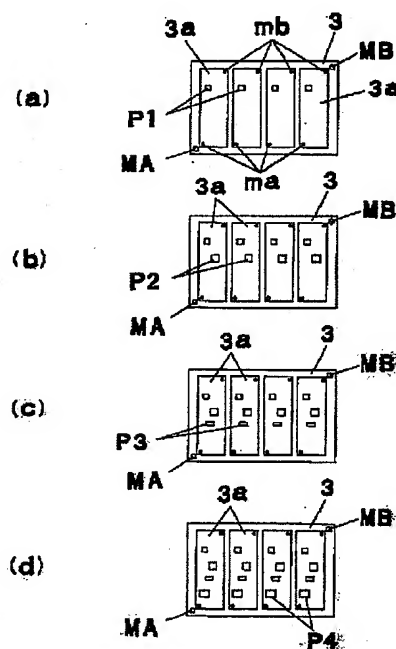
最終頁に続く

(54)【発明の名称】 電子部品実装方法

(57)【要約】

【課題】 基板の位置認識に要する時間を短縮し、実装効率を向上させることができる電子部品実装方法を提供することを目的とする。

【解決手段】 基板3に形成された複数の基板ブロック3aに複数の実装ステージにおいて順次電子部品を搭載する電子部品実装方法において、第1番目の実装ステージにおいて基板3に形成された全体認識マークMA、MBおよび各基板ブロック3aの個別認識マークma、mbの全ての認識マークを認識し、基板3内の各認識マークの相対位置データを取得する。第2番目以降の実装ステージにおいては全体認識マークMA、MBのみを認識して基板3の全体位置を検出しこの全体位置と前記相対位置データとに基づいて各実装ステージにおける基板ブロック3aの位置ずれを検出する。これにより、同一認識点の重複認識を排除して位置認識時間を短縮することができる。



P1、P2、P3、P4 電子部品

## 【特許請求の範囲】

【請求項 1】同一基板に形成された複数の単位基板に複数の実装ステージにおいて順次電子部品を搭載する電子部品実装方法であって、第 1 番目の実装ステージにおいて前記基板に形成された全認識点を認識することにより前記基板内の各認識点の相対位置データを取得する工程と、第 2 番目以降の実装ステージにおいて特定認識点のみを認識することにより前記基板の全体位置を検出する工程と、この全体位置と前記相対位置データとに基づいて前記実装ステージにおける単位基板の位置ずれを検出する工程と、前記位置ずれを補正して電子部品を前記単位基板に搭載する工程とを含むことを特徴とする電子部品実装方法。

【請求項 2】同一基板に形成された複数の単位基板に複数の実装ステージにおいて順次電子部品を搭載する電子部品実装方法であって、特定の实装ステージにおいて特定認識点と当該実装ステージおよび当該実装ステージよりも下流側の所定の実装ステージにおいて実装対象となる単位基板の認識点とを認識することにより特定認識点に対する当該単位基板内の各認識点の相対位置データを取得する工程と、当該実装ステージ以降の実装ステージにおいて特定認識点のみを認識することにより前記基板の全体位置を検出する工程と、この全体位置と前記相対位置データとに基づいて前記実装ステージにおける単位基板の位置ずれを検出する工程と、前記位置ずれを補正して電子部品を前記単位基板に搭載する工程とを含むことを特徴とする電子部品実装方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、電子部品を基板に実装する電子部品実装方法に関するものである。

## 【0002】

【従来の技術】電子部品の基板への実装においては、実装位置精度を確保する目的で、光学的な方法で検出された基板の位置検出結果に基づいて電子部品実装点の位置補正を行うことが行われる。このため電子部品が実装される基板には、位置認識用の認識マークが設けられている。そして電子部品の実装ステージにおいてこれらの認識マークを認識して求められた位置ずれを、移載ヘッドによって電子部品を移送搭載する際に補正する。

## 【0003】

【発明が解決しようとする課題】ところで、電子部品が実装される基板には、1つの基板内に多数の基板ブロック（単位基板）が形成されたいわゆる多数個取り基板がある。この多数個取り基板は、実装工程などの製造段階においては単一の基板として扱われ、完成後に分割されて複数の製品となる。このような多数個取り基板に電子部品の実装を行う場合には、同一基板内の各基板ブロック相互の相対位置精度は必ずしも確保されていないため、各基板ブロックごとに上述の認識マークが設けられ

る。そして複数の実装ステージにて複数の電子部品を順次実装する実装形態の場合には、従来各実装ステージにてその都度各基板ブロックごとに認識マークを撮像するようにしていたため、同一の認識マークを多数回認識することとなり、この結果全体の位置認識時間が長くなって実装効率の向上が阻害されていた。

【0004】そこで本発明は、基板の位置認識に要する時間を短縮し、実装効率を向上させることができる電子部品実装方法を提供することを目的とする。

## 【0005】

【課題を解決するための手段】請求項 1 記載の電子部品実装方法は、同一基板に形成された複数の単位基板に複数の実装ステージにおいて順次電子部品を搭載する電子部品実装方法であって、第 1 番目の実装ステージにおいて前記基板に形成された全認識点を認識することにより前記基板内の各認識点の相対位置データを取得する工程と、第 2 番目以降の実装ステージにおいて特定認識点のみを認識することにより前記基板の全体位置を検出する工程と、この全体位置と前記相対位置データとに基づいて前記実装ステージにおける単位基板の位置ずれを検出する工程と、前記位置ずれを補正して電子部品を前記単位基板に搭載する工程とを含む。

【0006】請求項 2 記載の電子部品実装方法は、同一基板に形成された複数の単位基板に複数の実装ステージにおいて順次電子部品を搭載する電子部品実装方法であって、特定の实装ステージにおいて特定認識点と当該実装ステージおよび当該実装ステージよりも下流側の所定の実装ステージにおいて実装対象となる単位基板の認識点とを認識することにより特定認識点に対する当該単位基板内の各認識点の相対位置データを取得する工程と、当該実装ステージ以降の実装ステージにおいて特定認識点のみを認識することにより前記基板の全体位置を検出する工程と、この全体位置と前記相対位置データとに基づいて前記実装ステージにおける単位基板の位置ずれを検出する工程と、前記位置ずれを補正して電子部品を前記単位基板に搭載する工程とを含む。

【0007】本発明によれば、複数の単位基板が形成された同一基板に対して複数の実装ステージにおいて順次電子部品を実装する際に、上流側の実装ステージにおいて特定認識点と下流側の所定の実装ステージで実装対象となる単位基板の認識点とを認識して特定認識点に対する当該単位基板内の各認識点の相対位置データを取得し、下流側の実装ステージでは特定認識点のみを認識して基板の全体位置を検出し、この全体位置と前記相対位置データとに基づいて前記実装ステージにおける単位基板の位置ずれを検出することにより、同一認識点を重複して位置認識することを排除して、全体の位置認識時間を短縮することができる。

## 【0008】

【発明の実施の形態】次に本発明の実施の形態を図面を

参照して説明する。図 1 は本発明の一実施の形態の電子部品実装装置の斜視図、図 2 は本発明の一実施の形態の電子部品実装装置の平面図、図 3 は本発明の一実施の形態の電子部品実装装置の断面図、図 4 は本発明の一実施の形態の電子部品実装基板の平面図、図 5 は本発明の一実施の形態の電子部品実装装置の制御系の構成を示すブロック図、図 6、図 7 は本発明の一実施の形態の電子部品実装方法の工程説明図である。

【0009】まず、図 1、図 2、図 3 を参照して電子部品実装装置の全体構成を説明する。図 1 において、電子部品実装装置 1 は、3 台の単位電子部品実装装置 2 を横一列に並設して構成されている。最上流の単位電子部品実装装置 2 の側面には搬入口 4 が設けられており、実装対象の基板 3 は搬入口 4 を介して搬送路 5 上に搬入される。図 2 に示すように各単位電子部品実装装置 2 の基台 6 上に配設された搬送路 5 は連結されて縦通した 1 つの搬送路 5 を構成している。搬送路 5 の両側には、各単位電子部品実装装置 2 ごとに 4 基の電子部品の供給部 13 が左右対称に配設されている。

【0010】各単位電子部品実装装置 2 は、各電子部品の供給部 13 に対応して 4 個の XY テーブル機構を備えており、それぞれの XY テーブルには移載ヘッドが装着されている。図 3 の断面図ではそれらのうちの 2 個の移載ヘッド 10 を示している。これらの移載ヘッド 10 はそれぞれ基板認識カメラ 15 を備えている。XY テーブルを駆動して移載ヘッド 10 を移動させることにより、搬送路 5 上の基板 3 を基板認識カメラ 15 により認識して基板 3 の位置を検出する。

【0011】移載ヘッド 10 は、それぞれの側の電子部品の供給部 13 に配置されたテープフィーダ 14 からノズル 11 により電子部品をピックアップする。そして供給部 13 と搬送路 5 の間に配設された部品認識カメラ 12 上を通過して電子部品を認識した後、搬送路 5 上に位置決めされた基板 3 上に電子部品を実装する。この実装動作においては、基板認識カメラ 15 によって検出された基板 3 の位置ずれおよび部品認識カメラ 12 によって検出された電子部品の位置ずれが補正される。

【0012】すなわち、搬送路 5 は基板 3 を載置して電子部品を実装する実装ステージとなっており、1 つの単位電子部品実装装置 2 はそれぞれ 2 つの移載ヘッド 10 を備えた 2 つの実装ステージを有している。これらの実装ステージにおいては、実装ステージ上の基板 3 に対して、搬送路 5 をはさんで配置された 2 つの移載ヘッド 10 によって両側から実装動作が実行される。電子部品実装装置 1 全体では 6 つの実装ステージを連結した形となっており、基板 3 がこれらの実装ステージを順次通過することにより、所定の実装作業が完了する。なお、図 2 においては、これらの 6 つの実装ステージのうち、上流側の 4 つの実装ステージ 7A、7B、7C、7D のみを図示している。

【0013】次に図 4 を参照して電子部品が実装される基板 3 について説明する。図 4 に示すように、基板 3 には複数の基板ブロック（単位基板）3a が形成されている。各基板ブロック 3a は同一品種であり、同一位置に同一の電子部品が実装される。すなわち基板 3 は電子部品実装装置 1 の搬送路 5 上を搬送され、この搬送途中で同一基板である基板 3 に形成された複数の基板ブロック 3a に、複数の実装ステージにおいて順次電子部品が搭載される。

【0014】基板 3 には、対角位置に全体位置決め用の特定認識点としての全体認識マーク MA、MB が設けられており、各基板ブロック 3a の対角位置には個別位置認識用の認識点としての個別認識マーク ma、mb が設けられている。基板 3 の全体認識マーク MA、MB をカメラで撮像して位置を認識することにより、基板 3 の全体位置を検出することができる。また、個別認識マーク ma、mb をカメラで撮像することにより、各基板ブロック 3a の位置を個別に検出することができる。

【0015】次に図 5 を参照して電子部品の実装装置の制御系の構成を説明する。図 5 において、制御部 20 は CPU であり、各種の演算処理を行うほか、以下に説明する各部全体を統括して制御する。画像認識部 21 は部品認識カメラ 12 により電子部品の位置ずれの認識を行い、また基板認識カメラ 15 により基板 3 に設けられた認識マークの位置認識を行う。位置認識結果は後述の認識マーク位置記憶部 28 に記憶される。モータ制御部 22 は、移載ヘッド 10 の水平移動、昇降、回転動作を行う X 軸モータ 23、Y 軸モータ 24、Z 軸モータ 25 および θ 軸モータ 26 の動作を制御する。

【0016】座標記憶部 27 は基板 3 に実装される電子部品の実装位置座標データを記憶する。認識マーク位置記憶部 28 は基板認識カメラ 15 によって撮像され位置認識された全体認識マーク MA、MB および各個別認識マーク ma、mb の相対位置データを記憶する。認識実行データ記憶部 29 は、全体認識マーク MA、MB、各基板ブロック 3a の個別認識マーク ma、mb の認識実行データ、すなわち各実装ステージにて撮像され認識される認識マークの区分を記憶する。認識実行データは各基板 3 の品種ごとに予め作成・入力される。プログラム記憶部 30 は実装動作の制御や上記演算処理に必要な各種プログラムを記憶する。

【0017】この電子部品実装装置は上記のように構成されており、以下電子部品実装方法について図 6 を参照して説明する。図 6 (a)、(b)、(c)、(d) は、電子部品実装装置 1 の上流側 4 つの実装ステージ 7A、7B、7C、7D における動作を工程順に示すものである。

【0018】まず、図 6 (a) に示すように、第 1 番目の実装ステージ 7A において基板 3 の位置認識が行われる。ここでは、認識実行データ記憶部 29 に記憶された

認識実行データに基づき、全認識点すなわち基板3の両対角位置に形成された全体認識マークMA、MBおよび各基板ブロック3aにそれぞれ形成された個別認識マークma、mbを含む全ての認識マークを認識する。すなわちこの例では、全認識点を第1番目の実装ステージで認識するように認識実行データが設定されている。

【0019】これにより、基板3の全体認識マークMA、MBに対する各基板ブロック3aの個別認識マークma、mbの相対位置が認識される。認識結果は認識マーク位置記憶部28に記憶される。そしてこの第1番目の実装ステージ7Aでは、これらの認識結果に基づいて各基板ブロック3aの位置ずれが検出され、実装動作においては電子部品P1をピックアップした移載ヘッド10の位置を制御してこの位置ずれを補正しながら各基板ブロック3aの実装点に電子部品P1を搭載する。

【0020】次いで、図6(b)に示すように、第2番目の実装ステージ7Bにおいて各基板ブロック3aに電子部品P2の実装が行われる。ここでは、基板認識動作は特定認識点のみ、すなわち基板3の全体認識マークMA、MBのみを認識する。そしてこの認識により求められた基板3の全体位置と、既に前実装ステージにおいて認識され記憶されている全体認識マークMA、MBに対する個別認識マークma、mbの相対位置データに基づいて各基板ブロック3aの位置ずれを検出する。そして同様にこの位置ずれを補正しながら、移載ヘッド10によって電子部品P2を各基板ブロック3aの実装点に搭載する。

【0021】この後、後続の実装ステージ7C、7D・においても同様の処理が行われる。すなわち、各実装ステージにおいては、特定認識点としての全体認識マークMA、MBのみを認識し、これにより求められた基板3の全体位置と、既に認識され記憶されている前記相対位置データとに基づいて各基板ブロック3aの位置ずれを検出する。そして同様にこの位置ずれを補正しながら、移載ヘッド10によって電子部品P3、P4・・・を各基板ブロック3aの実装点に搭載する。

【0022】このように、第1番目の実装ステージにおいて基板3に形成された全体認識マークMA、MBを認識して基板3内の各認識マークの相対位置データを取得しておくことにより、第2番目以降の実装ステージにおいては特定認識点としての全体認識マークMA、MBのみを認識することにより各基板ブロック3aの位置ずれを検出することが可能となる。したがって、各実装ステージにおいて同一認識点を重複して位置認識することを排除して、全体の位置認識時間を短縮することができる。

【0023】なお、本実施の形態では、第1番目の実装ステージにて全認識点を認識する例を示したが、同一の基板3に形成される基板ブロック3aの数が多く、第1番目の実装ステージにおいて全認識点を認識するとこの

実装ステージにおける認識負荷が過大となるような場合には、認識実行データの設定を変更することにより図7に示すような方法を用いてもよい。

【0024】すなわち、この方法では認識負荷の集中を防ぐため、認識実行動作が複数の実装ステージに分散されるように認識実行データが設定される。以下、図7に沿って説明する。図7(a)、(b)、(c)、(d)は、図6と同様に電子部品実装装置1の上流側4つの実装ステージ7A、7B、7C、7Dにおける動作を工程順に示すものである。

【0025】まず、図7(a)に示すように、第1番目の実装ステージ7Aにおいて基板3の位置認識が行われる。ここでは、認識実行データ記憶部29に記憶された認識実行データに基づき、全体認識マークMA、MBおよび基板ブロック3aのうち左側2つの基板ブロック3aの個別認識マークma、mbを認識する。すなわちこの例では、特定の実装ステージとしての第1番目の実装ステージ7Aおよびこの下流に位置する所定の実装ステージとしての第2番目の実装ステージ7Bにおいて実装対象となる基板ブロック3aのみを認識する。

【0026】これにより、基板3の全体認識マークMA、MBに対する2つの基板ブロック3aの個別認識マークma、mbの相対位置が認識される。認識結果は認識マーク位置記憶部28に記憶される。そしてこの第1番目の実装ステージ7Aでは、これらの認識結果に基づいて各基板ブロック3aの位置ずれが検出され、実装動作においては電子部品P1、P2をピックアップした移載ヘッド10の位置を制御してこの位置ずれを補正しながら前記2つの基板ブロック3aの実装点に電子部品P1、P2を搭載する。

【0027】次いで、図7(b)に示すように、第2番目の実装ステージ7Bにおいて前記2つの基板ブロック3aに対して電子部品P3、P4の実装が行われる。ここでは、基板認識動作は特定認識点のみ、すなわち基板3の全体認識マークMA、MBのみを認識する。そしてこの認識により求められた基板3の全体位置と、既に前実装ステージにおいて認識され記憶されている全体認識マークMA、MBに対する個別認識マークma、mbの相対位置データに基づいて基板ブロック3aの位置ずれを検出する。そして同様にこの位置ずれを補正しながら、移載ヘッド10によって電子部品P3、P4を各基板ブロック3aの実装点に搭載する。

【0028】次に、第3番目の実装ステージ7Cにおいて認識動作が実行される。ここでは、認識実行データ記憶部29に記憶された認識実行データに基づき、全体認識マークMA、MBおよび基板ブロック3aのうち右側2つの基板ブロック3aの個別認識マークma、mbを認識する。すなわち、特定の実装ステージとしての第3番目の実装ステージ7Cおよびこの下流に位置する所定の実装ステージとしての第4番目の実装ステージ7Dに

10

20

30

40

50

において実装対象となる基板ブロック 3 a のみを認識する。

【0029】これにより、基板 3 の全体認識マーク M A, M B に対する右側 2 つの基板ブロック 3 a の個別認識マーク m a, m b の相対位置が認識される。認識結果は認識マーク位置記憶部 28 に記憶される。そしてこの第 3 番目の実装ステージ 7 C では、これらの認識結果に基づいて基板ブロック 3 a の位置ずれが検出され、実装動作においては電子部品 P 1, P 2 をピックアップした

移載ヘッド 10 の位置を制御してこの位置ずれを補正しながら前記 2 つの基板ブロック 3 a の実装点に電子部品 P 1, P 2 を搭載する。

【0030】次いで、図 7 (d) に示すように、第 4 番目の実装ステージ 7 D において前記右側 2 つの基板ブロック 3 a に対して電子部品 P 3, P 4 の実装が行われる。ここでは全体認識マーク M A, M B のみを認識し、この認識により求められた基板 3 の全体位置と、記憶されている全体認識マーク M A, M B に対する個別認識マーク m a, m b の相対位置データに基づいて基板ブロック 3 a の位置ずれを検出する。そして同様にこの位置ず

れを補正しながら、移載ヘッド 10 によって電子部品 P 3, P 4 を各基板ブロック 3 a の実装点に搭載する。

【0031】すなわちこの方法では、まず基板ブロック 3 a の認識を実行する実装ステージを決定する。そして実装作業においては、この特定の实装ステージにおいて基板 3 の全体位置決めに用いられる特定認識点と当該実装ステージおよび当該実装ステージよりも下流側の所定の実装ステージにおいて実装対象となる基板ブロック 3 a の認識点のみを認識し、これにより特定認識点に対する当該基板ブロック 3 a 内の各認識点の相対位置データ

を取得する。

【0032】そして、当該実装ステージ以降の実装ステージにおいては、前述の実施の形態にて説明したように特定認識点のみを認識することにより前記基板の全体位置を検出し、この全体位置と前記相対位置データとに基づいて当該実装ステージにおいて実装対象となる基板ブロック 3 a の位置ずれを検出する。そして電子部品の実装動作においてこの位置ずれを補正して電子部品を実装点に搭載する。

【0033】この方法によっても、各実装ステージにおける同一認識点の重複認識を排除することができ、全体の認識時間を短縮することができる。さらにこの方法によれば、同一実装ステージに認識負荷が集中することを防止して、認識負荷の分散を図ることが可能となり、ラインバランスのとれた実装作業を行うことができる。

【0034】なお上記実施の形態においては、基板の全体位置決め用の特定認識点として、基板ブロックの外側に独立して設けられた全体認識マーク M A, M B を用いる例を示したが、全体認識マーク M A, M B を設けずに

特定位置の個別認識マーク m a, m b (たとえば基板の対角位置に相当する位置にある個別認識マーク m a, m b) を特定認識点として用いるようにしてもよい。さらに、位置認識専用の個別認識マーク m a, m b を設けずに、各基板ブロック 3 a に形成された電極など所定位置に形成された特徴部を認識して位置を検出するようにしてもよい。

#### 【0035】

【発明の効果】本発明によれば、複数の単位基板が形成された同一基板に対して複数の実装ステージにおいて順次電子部品を実装する際に、上流側の実装ステージにおいて特定認識点と下流側の所定の実装ステージで実装対象となる単位基板の認識点とを認識して特定認識点に対する当該単位基板内の各認識点の相対位置データを取得し、下流側の実装ステージでは特定認識点のみを認識して基板の全体位置を検出し、この全体位置と前記相対位置データとに基づいて前記実装ステージにおける単位基板の位置ずれを検出するようにしたので、同一認識点の重複認識を排除して、全体の位置認識時間を短縮することができる。

#### 【図面の簡単な説明】

【図 1】本発明の一実施の形態の電子部品実装装置の斜視図

【図 2】本発明の一実施の形態の電子部品実装装置の平面図

【図 3】本発明の一実施の形態の電子部品実装装置の断面図

【図 4】本発明の一実施の形態の電子部品実装基板の平面図

【図 5】本発明の一実施の形態の電子部品実装装置の制御系の構成を示すブロック図

【図 6】本発明の一実施の形態の電子部品実装方法の工程説明図

【図 7】本発明の一実施の形態の電子部品実装方法の工程説明図

#### 【符号の説明】

2 単位電子部品実装装置

3 基板

3 a 基板ブロック

5 搬送路

7 A, 7 B, 7 C, 7 D 実装ステージ

10 移載ヘッド

12 部品認識カメラ

13 供給部

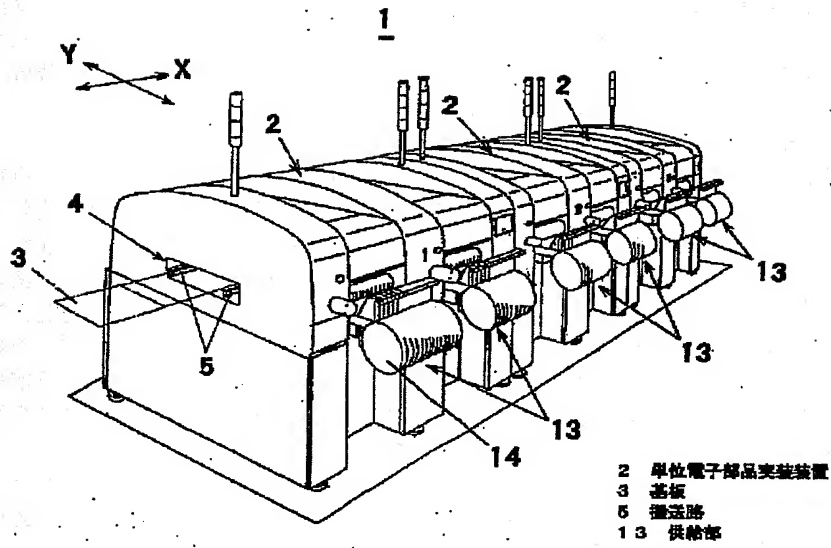
15 基板認識カメラ

P 1, P 2, P 3, P 4 電子部品

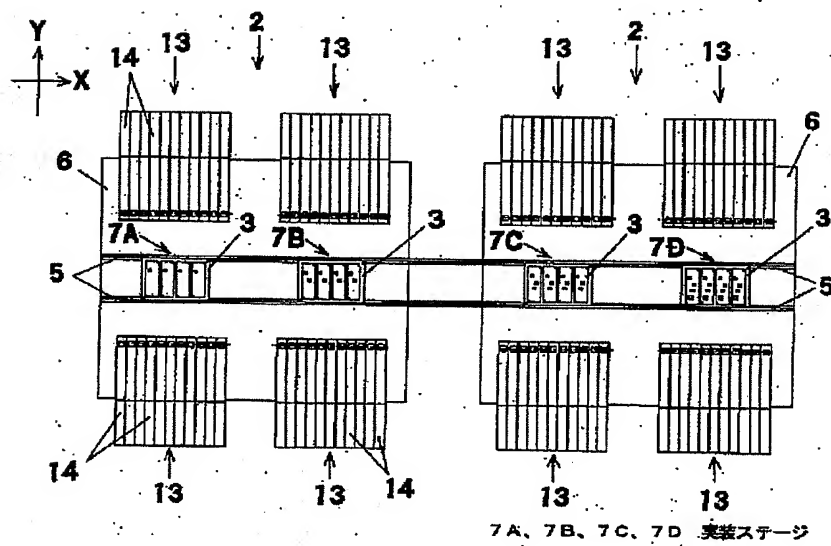
M A, M B 全体認識マーク

m a, m b 個別認識マーク

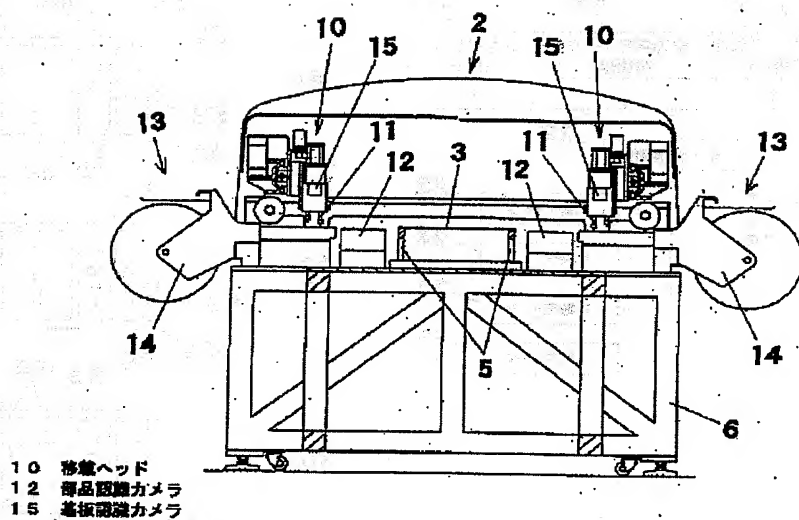
【図1】



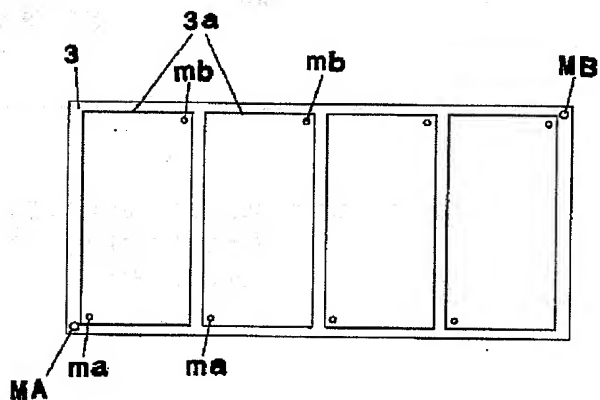
【図2】



【図3】

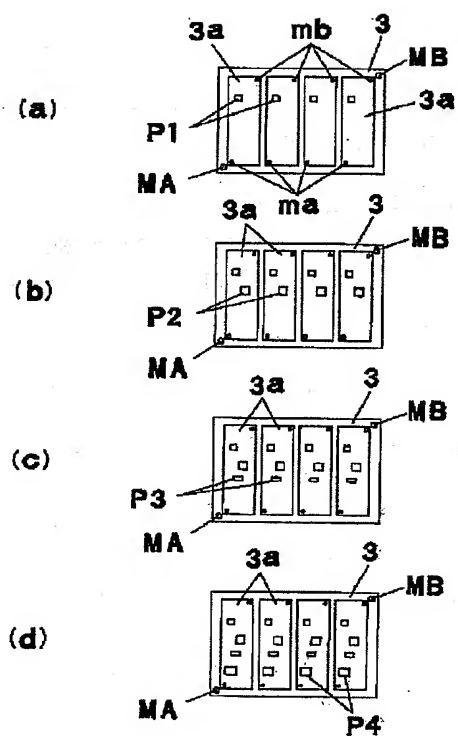


【図4】



3a 基板ブロック  
MA, MB 全体認識マーク  
ma, mb 個別認識マーク

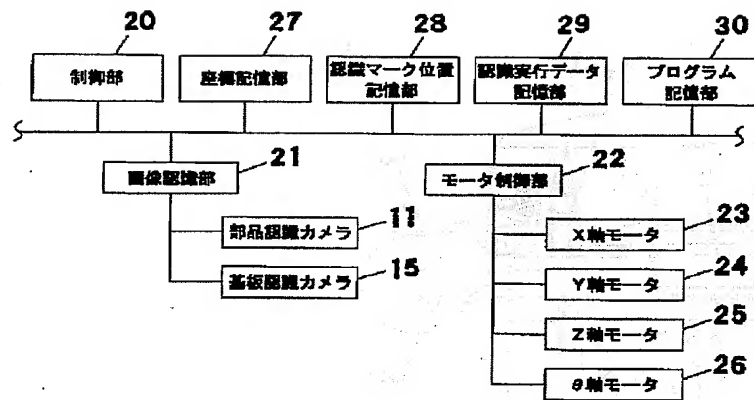
【図6】



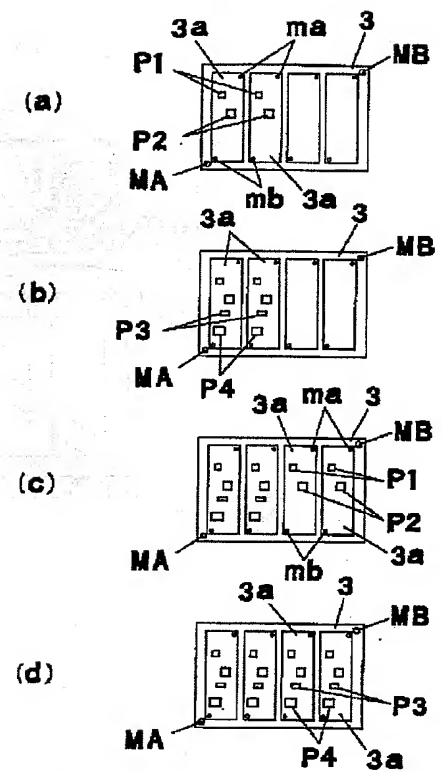
P1, P2, P3, P4 電子部品



【図5】



【図7】



フロントページの続き

(72)発明者 野田 孝浩  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

Fターム(参考) 5E313 AA01 AA11 CC04 EE02 EE03  
EE24 EE25 FF05 FF11 FF24  
FF26 FF28 FF32